

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-225272

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl.<sup>6</sup>  
H 0 4 N 1/401

識別記号

F I  
H 0 4 N 1/40

1 0 1 A

審査請求 未請求 請求項の数1 OL (全 6 頁)

(21) 出願番号 特願平10-25381

(22) 出願日 平成10年(1998) 2月6日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 沢村 陽

京都市右京区西院溝崎町21番地 ローム株式会社内

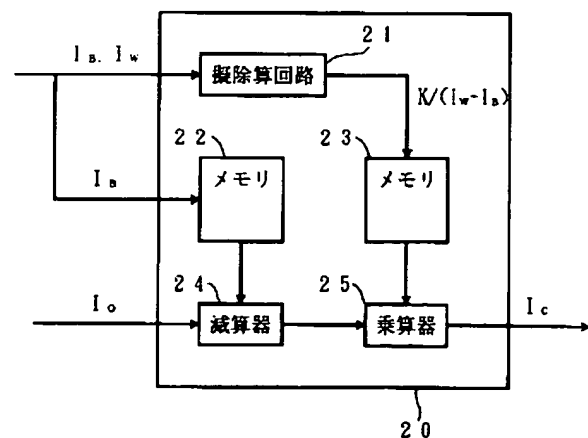
(74) 代理人 弁理士 佐野 静夫

(54) 【発明の名称】 画像読み取り装置

(57) 【要約】

【課題】 規模の小さな回路によって高速にシェーディング補正を行うことが可能な画像読み取り装置を提供する。

【解決手段】 標準画像を読み取る際に、センサーの画素ごとの出力信号の白レベルと黒レベルの差を求めて、このレベル差で定数を除算した値と黒レベルとを記憶しておく。除算は減算とビットシフトを繰り返すことにより行う。補正対象の画像を読み取ったときには、センサーの画素ごとの出力信号のレベルから記憶している黒レベルを減算し、その減算結果に記憶している除算結果を乗算することにより、シェーディング補正を行う。



## 【特許請求の範囲】

【請求項1】 複数の画素から成る画像読み取り用のセンサーを備え、前記センサーのそれぞれの画素について、読み取った標準画像の信号の最大強度と最小強度の強度差を記憶しておき、読み取った画像の信号の強度を記憶している強度差に応じて前記センサーの画素ごとに補正して、画像の全ての画素の信号を一定の強度範囲内とする画像読み取り装置において、

前記センサーのそれぞれの画素に対応して、前記標準画像の信号の最小強度を記憶する第1のメモリと、前記一定の強度範囲の上限値を前記標準画像の信号の最大強度と最小強度の強度差で除した値を記憶する第2のメモリとを備え、

与えられる画像の信号の強度から前記第1のメモリに記憶している強度を減ずる減算器と、前記減算器の減算結果に前記第2のメモリに記憶している値を乗ずる乗算器とを備えて、

読み取った画像の信号の強度を前記減算器による減算と前記乗算器による乗算によって画素ごとに補正することを特徴とする画像読み取り装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は画像読み取り装置に

$$IC = (IO - IB) \times K / (IW - IB) \quad \dots (1)$$

【0005】ここで、ICは補正後の信号の強度、IOは補正前の信号の強度、Kは定数である。また、IBは標準画像の信号の最小強度、IWは標準画像の信号の最大強度であり、それぞれ標準画像の暗部および明部に対応し、黒レベルおよび白レベルと呼ばれる。定数Kは任意の値であり、例えば8ビットで信号強度を表すときは255である。

【0006】画像読み取り装置は、センサーのそれぞれの画素について標準画像の最大強度と最小強度の差（ $IW - IB$ ）を記憶するためのメモリを備え、式（1）の右辺に現れる減算、乗算および除算を行うための演算器を備えている。画像を読み取ると、センサーの出力する個々の画素の信号の強度IOに対して、各演算器によって減算、乗算および除算を行い、補正後の信号の強度ICを得る。

【0007】一般に除算器は、加算、減算および乗算を行う演算器に比べて、回路規模が著しく大きくなる。このため、減算とビットシフトを繰り返すことによって除算に相当する演算を行う回路を備えた画像読み取り装置もある。このような演算回路により8ビットで表した信号強度をシェーディング補正するときの処理の流れを図3に示す。

【0008】まず、初期設定を行う。すなわち、補正する信号の強度IOを与えられ（ステップ#5）、強度IOから記憶している標準画像の信号の最小強度IBを減じて結果をレジスタAに入れ（#10）、記憶している標

関し、より詳しくは、シェーディング補正を行う画像読み取り装置に関する。

## 【0002】

【従来の技術】ファクシミリやイメージスキャナ等の画像読み取り装置では、原稿画像に光を照射し、その反射光を光電変換素子から成る画素を多数備えたセンサーによって検出して、画像の濃度を表す信号に変換することにより、画像を読み取っている。ところが、原稿画像に照射される光は一定不変ではなく、また、必ずしも均一ではない。しかも、画素である光電変換素子の感度にはばらつきがある。このため、センサーが出力する信号の強度に絶対的な基準は存在せず、画素ごとの信号の強度も原稿の真の濃度に厳密には対応しない。

【0003】そこで、センサーの出力する信号を補正して、照射光の不均一さと光電変換素子の感度差を除去するとともに、全ての画素の信号を一定の強度範囲に収めるようにしている。この補正はシェーディング補正と呼ばれる。

【0004】シェーディング補正は、通常、一定濃度の像が形成された暗部と像が形成されていない明部を有する標準画像を読み取ったときの信号の強度を基準として、式（1）に従ってセンサーの画素ごとに行われる。

標準画像の信号の最大強度と最小強度の強度差（ $IW - IB$ ）を読み出してレジスタBに入れる（#15）。また、補正後の信号の強度ICを表すためのレジスタCをクリアし（#20）、以降の処理の反復回数を表すカウンタJに8をセットする（#25）。

【0009】初期設定に続いて、レジスタAとレジスタBの値を比較する（#30）。レジスタAの値がレジスタBの値以上であれば、レジスタAからレジスタBの値を減じ（#35）、レジスタCの下位から第J番目（JはカウンタJの値）のビットに1をセットすることにより、レジスタCの値に $2^{(J-1)}$ を加える（#40）。#30の判定でレジスタAの値がレジスタBの値未満であれば、#35、#40の処理は行わない。

【0010】次いで、レジスタBの内容を下位側に1ビットシフトし（#45）、カウンタJから1を減じ（#50）、カウンタJの値が0であるか否かを判定する（#55）。カウンタJの値が0でなければ#30に戻って上記処理を繰り返し、0であれば処理を終了する。

## 【0011】

【発明が解決しようとする課題】シェーディング補正を図3に示した処理に従って行う回路は、除算器によって行う回路に比べて構成が小さいから、設計や製造が容易であり、またコストを低減することができて好ましい。しかしながら、この回路は、減算やビットシフトを反復する必要があるため、処理速度は遅い。このため、シェーディング補正に要する時間が長くなってしまい、画像

の読み取り処理全体を高速化する妨げとなる。

【0012】特に、画像を高解像度で読み取るためにきわめて多数の画素からなるセンサーを使用するときは、センサーの出力周期をシェーディング補正が追従し得る程度に長くしなければならず、画像の高解像度化と高速処理の両立は困難である。また、反復処理の回数は信号強度を表すためのビット数に等しいから、画像の階調を高くするためにより多くのビット数で信号強度を表すときは、シェーディング補正にさらに長い時間が必要になって、処理速度が一層低下する。

【0013】本発明は、上記問題点を鑑みてなされたもので、規模の小さな回路によって高速にシェーディング補正を行うことが可能な画像読み取り装置を提供することを目的とする。

【0014】

【課題を解決するための手段】上記目的を達成するために、本発明では、複数の画素から成る画像読み取り用のセンサーを備え、センサーのそれぞれの画素について、読み取った標準画像の信号の最大強度と最小強度の強度差を記憶しておき、読み取った画像の信号の強度を記憶している強度差に応じてセンサーの画素ごとに補正して、画像の全ての画素の信号を一定の強度範囲内とする画像読み取り装置において、センサーのそれぞれの画素に対応して、標準画像の信号の最小強度を記憶する第1のメモリと、一定の強度範囲の上限値を標準画像の信号の最大強度と最小強度の強度差で除した値を記憶する第2のメモリとを備え、与えられる画像の信号の強度から第1のメモリに記憶している強度を減ずる減算器と、減算器の減算結果に第2のメモリに記憶している値を乗ずる乗算器とを備えて、読み取った画像の信号の強度を減算器による減算と乗算器による乗算によって画素ごとに補正するようにする。

【0015】この画像読み取り装置はセンサーの出力する信号に対してシェーディング補正を施すものであるが、補正時には除算を行わない。すなわち、標準画像を読み取る際に、センサーのそれぞれの画素について、標準画像の信号の最大強度と最小強度の強度差を求めて、この強度差で一定の強度範囲の上限値すなわち定数を除して、その結果を記憶しておく。

【0016】これにより、補正時には、画像の信号の強度から標準画像の信号の最小強度を減じる減算と、その減算結果に記憶している除算の結果を乗じる乗算のみを行うことが可能になり、高速で補正処理を行うことができる。標準画像を読み取る処理は高速で行う必要がないから、減算とビットシフトを反復する前述の小規模な回路を用いて除算を行えばよい。

【0017】

【発明の実施の形態】以下、本発明を手持ち式のイメージスキャナであるハンディスキャナに適用した実施の形態について図面を参照して説明する。図1に本実施形態

のハンディスキャナ1（以下、単にスキャナともいう）の概略構成を示す。ハンディスキャナ1は、照明部11、ラインセンサー12、アナログ信号処理部13、ADコンバータ14、タイミングジェネレータ15、デジタル信号処理部16、画像圧縮部17、および送信部18より成り、原稿画像を読み取ってその画像データを圧縮し、他の画像処理装置2に送信するものである。

【0018】照明部11は光を原稿に照射する。ラインセンサー12は電荷結合素子（CCD）より成り、直線状に配列された多数の画素を有する。ラインセンサー12は、原稿によって反射された照明部11からの光を受け、受光量を表すアナログ信号を画素ごとに出力する。使用者がスキャナ1を手にとって原稿上を移動させることにより、ラインセンサー12によって原稿画像の濃淡が1ラインずつ検知されて、ラインごとの信号とされる。これにより2次元画像が読み取られる。

【0019】アナログ信号処理部13は、ラインセンサー12の出力信号を2重相関サンプリングし自動ゲイン制御する。ADコンバータ14は、アナログ信号処理部13から入力されるアナログ信号を8ビットのデジタル信号に変換して、デジタル信号処理部16に出力する。タイミングジェネレータ15はラインセンサー12、アナログ信号処理部13、およびADコンバータ14にタイミング信号を与えて、それぞれの信号出力、サンプリングおよび信号変換の時期を指示する。

【0020】デジタル信号処理部16は、ADコンバータ14から与えられる信号に種々の処理を施して、読み取った画像を表す画像データを生成する。画像圧縮部17はデジタル信号処理部16によって生成された画像データを、JPEG（Joint Photographic image coding Experts Group）方式に従って圧縮する。送信部18は圧縮された画像データを、ケーブル2aを介して他の画像処理装置2に送信する。

【0021】画像処理装置2は、スキャナ1から与えられる画像データを直接利用し、またはさらに他の装置に転送するものであり、例えばパーソナルコンピュータである。画像処理装置2は、圧縮された画像データをJPEG方式に従って逆圧縮する機能を有しており、スキャナ1が読み取った画像を再生することができる。

【0022】デジタル信号処理部16は、デジタル信号に変換されたラインセンサー12の出力信号をシェーディング補正するシェーディング補正回路20、その補正結果をガンマ補正するガンマ補正回路28、さらに画像の輪郭を強調しかつ滑らかにするエッジ強調／平滑化回路29より成る。

【0023】シェーディング補正回路20はADコンバータ14から与えられるラインセンサー12の画素ごとの信号に、式（2）に従ってシェーディング補正を施す。

$$IC = (IO - IB) \times K0$$

【0024】ここで、 $K0$ は $K / (IW - IB)$ であり、 $K$ は定数255である。前述のように、 $IC$ は補正後の信号の強度、 $IO$ は補正前の信号の強度、 $IB$ は標準画像の信号の最小強度（黒レベル）、 $IW$ は標準画像の信号の最大強度（白レベル）である。

【0025】式(2)は式(1)に等しく、したがって、シェーディング補正回路20による補正結果は、従来の装置の補正結果と同一になる。ただし、 $K / (IW - IB)$ の演算を標準画像を読み取る際に行って、結果を $K0$ として記憶しておく。また、標準画像読み取り時に最小強度 $IB$ も記憶しておき、補正時には式(2)の右辺に現れている減算と乗算のみを行う。

【0026】シェーディング補正回路20の構成を図2に示す。シェーディング補正回路20は、擬除算回路21、2つのメモリ22、23、減算器24および乗算器25より成る。メモリ22および23はそれぞれ最小強度 $IB$ および除算結果 $K0$ を記憶しておくためのものであり、いずれもラインセンサー12の画素数 $n$ に等しい $n$ 個の記憶領域を有している。

【0027】擬除算回路21は、除算結果 $K0$ を求めるためのもので、標準画像を読み取る際に動作し、一般の画像を補正する際には動作しない。図示しないが、擬除算回路21は減算器、レジスタ、比較器、カウンタ等を備えており、これらによって図3に示した処理と略同一の処理を行う。相違はステップ#5～#15の処理のみである。

【0028】一定濃度の像が形成された暗部と像が形成されていない明部を有する標準画像を読み取ったとき、擬除算回路21は、ラインセンサー12が出力した画素ごとの信号の最小強度 $IB$ （黒レベル）と最大強度 $IW$ （白レベル）をADコンバータ14より与えられ、それらの減算を行って減算結果 $(IW - IB)$ をレジスタBに入れる（図3のステップ#15に相当）。レジスタAには値1を入れておく（#10に相当）。

【0029】これらの処理に続いて、#20から#55までの処理を行う。その結果、レジスタCには $K / (IW - IB)$ が入ることになる。擬除算回路21は、画素ごとの信号それぞれについて上記の処理を行い、処理が終了するごとにレジスタCの内容をメモリ23に順に書き込む。

【0030】標準画像を読み取ったときの画素ごとの信号の最小強度 $IB$ は、ADコンバータ14からメモリ22にも与えられ、順に書き込まれる。こうして、シェーディング補正に必要な全てのパラメータがメモリ22および23に記憶される。

【0031】シェーディング補正の対象となる通常の画像を読み取ったとき、ラインセンサー12の出力信号はADコンバータ14から減算器24に順次与えられる。その間、減算器24にはメモリ22に記憶されている最

$$\dots (2)$$

小強度 $IB$ が順次与えられ、減算器24は強度 $IO$ から強度 $IB$ を減算して、減算結果 $(IO - IB)$ を順次出力する。

【0032】減算器24の出力は乗算器25に与えられる。乗算器25にはメモリ23に記憶されている $K / (IW - IB)$ が順次与えられ、乗算器25はこれらを減算器24から与えられる減算結果に乗算し、乗算結果を順次出力する。乗算器25の出力はガンマ補正回路28に与えられる。

【0033】シェーディング補正回路20が補正時に行う処理は、減算と乗算のみであるから、補正に要する時間はきわめて短い。また、シェーディング補正回路20を従来の画像読み取り装置のシェーディング補正回路と比較すると、メモリ23と減算器24と乗算器25とを追加した構成になっており、回路規模はごく僅か大きくなったに過ぎない。すなわち、ハンディスキャナ1は、従来と同程度の小さな規模の回路できわめて高速にシェーディング補正を行うことが可能になっている。

【0034】標準画像を読み取ってメモリ23に記憶するパラメータを生成する処理は、擬除算回路21が反復処理を行うから、時間を要する。しかしながら、標準画像の読み取りは高速で行う必要のない処理であり、また、スキャナ1の製造時や保守作業時に行う処理であって通常は行われないから、パラメータの生成に多少の時間がかかっても問題は生じない。

【0035】しかも、標準画像を読み取る際にはラインセンサー12の画素ごとの信号の最大強度 $IW$ をメモリ23に順に記憶しておき、読み取り終了後に、メモリ22、23の内容を用い擬除算回路21によって $K / (IW - IB)$ の演算を行って、演算結果をメモリ23に書き込むこともできる。そのようにすると、標準画像の読み取りもきわめて速やかに行うことが可能になる。なお、メモリ22および23としては、書き換え可能で不揮発性のもの、例えばEEPROMを使用する。

【0036】本実施形態ではハンディスキャナをの例を示したが、上記シェーディング補正回路20は、センサーを固定し画像を移動させる方式の画像読み取り装置に適用することも可能である。適用例としては、ファクシミリ装置、画像複写機等があげられる。

【0037】画像読み取り用のセンサーとして、エリアセンサーを使用してもよい。エリアセンサーは画像を面として2次元的に読み取るものであって、画像を線として1次元的に読み取っていくラインセンサーに比べて効率がよく、また、画素数も一般に多い。上記のシェーディング補正回路は処理速度がきわめて速いから、エリアセンサーのように画素数の多いセンサーと組み合わせて使用すると、その特長を一層生かすことができる。

【0038】また、ここでは、信号の強度を8ビットで表し、256階調を表現し得るようにしたが、これと異

なるビット数で信号の強度を表現するようにしてもよい。例えば、信号強度を10ビットで表現すれば1024階調を表現することが可能になる。その場合でも、シェーディング補正においてビット数に等しい回数の反復処理を行わないから、補正に要する時間への影響はほとんどなく、8ビットの場合と略等しい速度で補正をすることができる。

【0039】なお、画像圧縮部17は、画像処理装置2へのデータ転送の効率化および画像データを記憶しておくメモリの効率的利用のために設けられたものであり、データ転送に時間的問題がなく記憶容量にも問題がない場合には省略してもよい。

【0040】

【発明の効果】本発明の画像読み取り装置によるときは、規模の大きい除算器を用いることなくシェーディング補正を高速で行うことができる。きわめて画素数の多いセンサーを使用する場合でも、シェーディング補正がセンサーの出力周期に追従し得るから、画像を解像度高く読み取ることと、速やかに読み取ることの両立が容易である。また、補正に要する時間は信号の強度を表すビット数には依存しないから、画像の階調を任意に設定することができて、質の高い画像を提供することが可能である。

【図面の簡単な説明】

【図1】 本発明の一実施形態のハンディスキャナの概

略構成を示す図。

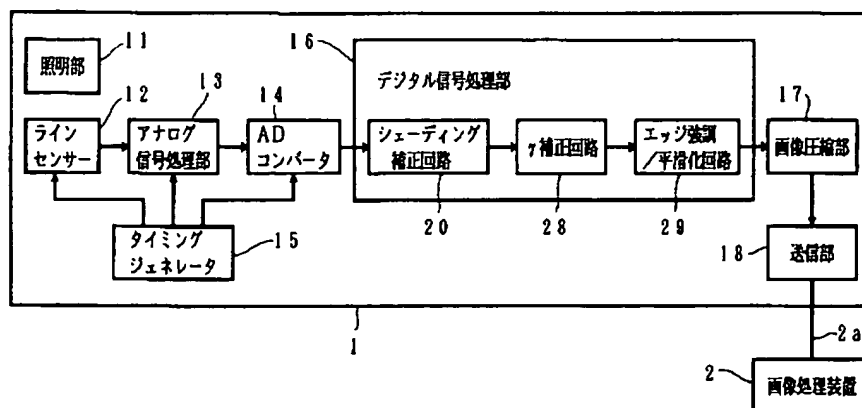
【図2】 上記ハンディスキャナのシェーディング補正回路の構成を示す図。

【図3】 従来の画像読み取り装置のシェーディング補正の処理の流れを示す図。

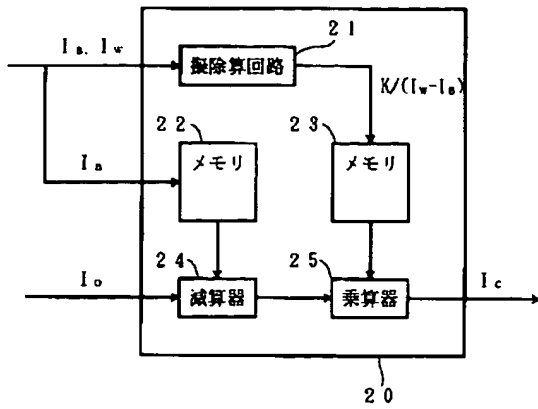
【符号の説明】

- 1     ハンディスキャナ
- 2     画像処理装置
- 11    照明部
- 12    ラインセンサー
- 13    アナログ信号処理部
- 14    ADコンバータ
- 15    タイミングジェネレータ
- 16    デジタル信号処理部
- 17    画像圧縮部
- 18    送信部
- 20    シェーディング補正回路
- 21    擬除算回路
- 22    メモリ
- 23    メモリ
- 24    減算器
- 25    乗算器
- 28    ガンマ補正回路
- 29    エッジ強調／平滑化回路

【図1】



【図2】



【図3】

